

# REC 2018 - XVI Jornadas sobre Sistemas Reconfiguráveis

15 e 16 de fevereiro 2018

Faculdade de Ciências e Tecnologia da Universidade Nova de Lisboa - Caparica

## Programa Final

Quinta-feira - 15 de fevereiro de 2018

09:30	<b>Recepção e Registo</b>
10:00	<b>Sessão de Abertura das Jornadas</b>
10:15	<b>Apresentação Convidada - Moderação: Anikó Costa (FCT-UNL, UNINNOVA)</b>
C1	<b>FPGA for the masses: with or without source to source compilers?</b> João Cardoso (FEUP, INESC TEC)
11:15	<b>Pausa para Café</b>
11:45	<b>Sessão Regular 1 - Moderação: Arnaldo Oliveira, (UA, IT)</b>
R11	<b>A TrustZone-assisted Hypervisor Supporting Dynamic Partial Reconfiguration</b> José Ribeiro, Nuno Silva, Sandro Pinto and Adriano Tavares
R12	<b>Implementação Eficiente de Múltiplos Produtos Internos com DSP</b> Mário Véstias, Rui Policarpo Duarte, José T. de Sousa and Horacio Neto
12:30	<b>Almoço</b>
14:00	<b>Painel: "Passado, presente e futuro do ensino em sistemas reconfiguráveis" - Moderação: João Cardoso (FEUP, INESC TEC)</b> Adriano Tavares, Arnaldo Oliveira, Horácio Neto, Luís Gomes, Manuel Gericota, Mário Véstias
15:00	<b>Sessão Regular 2 - Moderação: Sandro Pinto (UMinho, Algoritmi)</b>
R21	<b>FPGA-based All-Digital Antenna Array Transmitters</b> Daniel Dinis, Arnaldo Oliveira and Jose Vieira
R22	<b>Utilização das IOPT Tools para o desenvolvimento de transceptor digital utilizando a plataforma Red Pitaya</b> Francisco Silveira and Anikó Costa
R23	<b>FPGA-based Cosimulation of the NB-IoT Physical Layer</b> Maria Brandão, José Rosa, Luís Almeida, José N. Vieira and Arnaldo S. R. Oliveira
16:00	<b>Pausa para Café</b>
16:30	<b>Apresentação Doutorados - Moderação: Horácio Neto (UL-IST, INESC-ID)</b>
D1	<b>A Heterogeneous SoC Architecture for Internet of Things Endpoint Devices</b> Tiago Gomes, UMinho
D2	<b>The IOPT-Flow tool framework</b> Fernando Pereira, CTS/UNINNOVA, ISEL/IPL
17:45	<b>Concurso - Moderação: Rui Duarte (UL-IST, INESC-ID)</b>
19:00	<b>resultado do concurso</b>
20:00	<b>Jantar - Debate sobre o concurso</b>

Sexta-feira - 16 de fevereiro de 2018

09:30	<b>Sessão Regular 3 - Moderação: Mário Vestias (ISEL/IPL, INESC-ID)</b>
R31	<b>Towards a Secure Hardware-Software Co-Designed Framework for Reconfigurable Platforms</b> Sérgio Pereira, Adriano Tavares and Sandro Pinto
R32	<b>Warbird: an Untethered System on Chip Using RISC-V Cores and the Rocket Chip Infrastructure</b> Luis Fiolhais and Jose Sousa
R33	<b>Componente modular reconfigurável para a indústria 4.0</b> Thomas Pedro Noronha, Pedro Rodrigues, Rogério Campos-Rebello, Filipe Moutinho, Pedro Maló and Luis Gomes
10:30	<b>Pausa para Café</b>
11:00	<b>Sessão Regular 4 - Moderação: Manuel Gericota (ISEP)</b>
R41	<b>OpenCL accelerator for extraction of temporal patterns in genetic expressions based on Biclustering</b> Alvaro Simões, Rui Policarpo Duarte and Horácio Neto
R42	<b>Monitorização de Cadeiras de Rodas através de Ferramentas de Automatização de Projeto</b> Carolina Lagartinho Oliveira, Rogério Campos-Rebello and Filipe Moutinho
R43	<b>CNN-Based Traffic-Sign Detection on FPGAs</b> Horacio Neto, Rui Policarpo Duarte, Mário Véstias and César Gouveia
12:00	<b>Sessão de Encerramento das Jornadas - Almoço</b>

Organização:



Universidade do Minho